

# Hardwareverifikation

## Seminar in Sommersemester 1998

Lehrstuhl für Softwaretechnologie, Prof. Dr. Willem-Paul de Roever

**Termin der Vorbesprechung:** Donnerstag, 12. Februar 1998, 10:15 st.

**Ort:** Haus II, Preußerstraße 1–9, Raum 223 im 2. Stock

Die vergangenen 50 Jahre brachten dramatische Leistungssteigerungen von Computern. Sie wurden durch die Fortschritte im Entwurf und der Realisierung *digitaler Hardware* ermöglicht. Die Komplexität moderner Schaltungen stellt eine Herausforderung für die formalen Methoden der Informatik dar. Die Verifikation derartiger Systeme ist umso wichtiger, als daß digitale Schaltungen in immer weitere Bereiche des täglichen Lebens eindringen und auch sicherheitskritische Aufgaben übernehmen.

Das Seminar soll in die fundamentalen Techniken des Entwurfs komplexer Hardwaresysteme einführen, mit Schwerpunkt auf die formale Behandlung paralleler Multiprozessorarchitekturen.

Als Vorträge sind unter anderem Teile des Buches “*Reasoning about parallel Architectures*” [Col92] vorgesehen.

- Einführung und Grundlagen; Modellierung eines *shared-memory* Prozessors. Elementare Berechnungsregeln des Prozessormodells. (Kapitel 1–5)
- Regeln für *Programmordnung*, *Atomizität* (Kapitel 6–7)
- *Synchronisation* und *Intrastatement*-Ordnung. Architektur (Kapitel 8–10)
- Korrektheit von *out-of-order* Ausführungen. (Kapitel 10–12)
- Verifikation einer Ring-Architektur von Prozessoren, Modellierung eines *shared-memory* Multiprozessors (Kapitel 13–14)

Fragen zum Seminar richte man an Martin Steffen. (Raum 319 in Haus II, Tel. 560479, email: [ms@informatik.uni-kiel.de](mailto:ms@informatik.uni-kiel.de))

## Literatur

[Col92] William W. Collier. *Reasoning about Parallel Architectures*. Prentice Hall, international edition edition, 1992.